

CLIPPEDIMAGE= JP406085132A

PAT-NO: JP406085132A

DOCUMENT-IDENTIFIER: JP 06085132 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: March 25, 1994

INVENTOR-INFORMATION:

NAME

SHIMOMURA, KO

ASSIGNEE-INFORMATION:

NAME

MITSUBISHI ELECTRIC CORP

COUNTRY

N/A

APPL-NO: JP04238314

APPL-DATE: September 7, 1992

INT-CL (IPC): H01L023/50;H01L021/56 ;H01L023/28

US-CL-CURRENT: 257/676,257/690

ABSTRACT:

PURPOSE: To provide a semiconductor device, in which a characteristic deterioration in a semiconductor chip caused by interfacial flaking between a die pad and a resin sealing body as well as destruction of a resin sealing material is prevented.

CONSTITUTION: A semiconductor device comprises a semiconductor chip 1, a plurality of lead members 4, one end of which is connected to the semiconductor device 1, a die pad 7 having on one side an uneven face 7c and an adhesive face 7a for mounting the semiconductor device 1, and a resin sealing body 8 for sealing the semiconductor chip 1 with each one end of the

lead members 4 firmly  
to the die pad 7 after the other face 7b of the die pad 7  
is exposed.

COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-85132

(43)公開日 平成6年(1994)3月25日

(51)Int.Cl. <sup>5</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50	G	9272-4M		
	U	9272-4M		
21/56	H	8617-4M		
23/28	A	8617-4M		

審査請求 未請求 請求項の数1(全 3 頁)

(21)出願番号 特願平4-238314

(22)出願日 平成4年(1992)9月7日

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 下村 興

伊丹市瑞原4丁目1番地 三菱電機株式会

社北伊丹製作所内

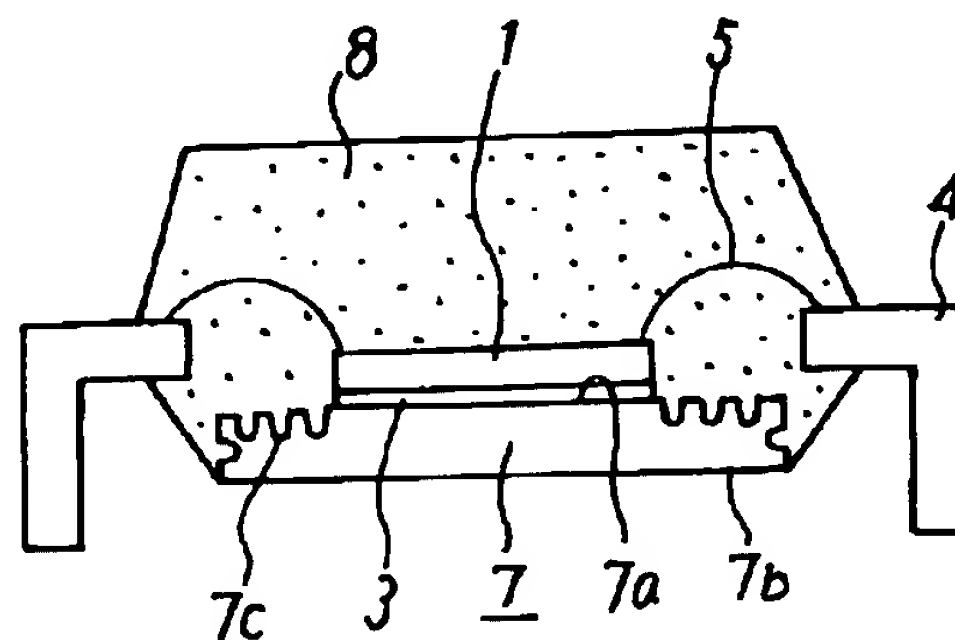
(74)代理人 弁理士 高田 守

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 半導体装置において、ダイパッドとレジン封止体との界面剥離に起因する半導体チップ特性劣化やレジン封止体自身の材料破壊を防止すること。

【構成】 半導体チップ1と、一端側が半導体チップ1と接続線で結線された複数のリード片4と、一面側に半導体チップ1の載置接着面7aと凹凸表面7cとを有するダイパッド7と、ダイパッド7の他面側7bを露出させて半導体チップ1及びリード片4の一端側をダイパッド7と封止固定するレジン封止体8とで構成したものである。



1:半導体チップ  
4:リード片  
7:ダイパッド  
7a:載置接着面  
7b:露出面  
7c:凹凸表面  
8:レジン封止体

## 【特許請求の範囲】

【請求項1】 半導体チップと、一端側が上記半導体チップと接続線で結線された複数のリード片と、一面側に上記半導体チップの載置接着面と凹凸表面とを有するダイパッドと、該ダイパッドの他面側を露出させて上記半導体チップ及び上記リード片の一端側を上記ダイパッドと封止固定するレジン封止体とを備えたことを特徴とする半導体装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、半導体チップをレジン封止した樹脂封止型半導体装置に関するものである。

## 【0002】

【従来の技術】図2は従来の半導体装置の断面図である。図において、1は半導体チップ、2は半導体チップ1を載置し接着剤3で接着するダイパッド、4はダイパッド2と略同一面でダイパッド2の両側にあつて側方に延びる複数のリード片、5は半導体チップ1とリード片4のダイパッド2側とを接続するボンディングワイヤ、6は上記構成要素1〜5をリード片4の一部が側方に突出するようにして包囲し封止固定するレジン封止体でこの場合エポキシ樹脂ベースのものが主流であり有機高分子と無機充填材により構成されている。

【0003】次に動作について説明する。ダイパッド2上に半導体チップ1を搭載し、ボンディングワイヤ5により半導体チップ1とリード片4を電氣的に接続した半導体装置はレジン封止体6により成形、封止、絶縁される。この成形は通常低圧トランスファー法にて180℃前後の温度でなされる。上記プロセスで製造された樹脂封止型の半導体装置は、一般に異なる物性値（熱膨張係数、弾性率、他）をもつ材料で構成されている。

## 【0004】

【発明が解決しようとする課題】従来の半導体装置は以上のように構成されているので、特に表面実装型半導体装置では装置全体が実装時に昇温され、保管時に樹脂吸収した水分の急激な水蒸気化により、ダイパッドの裏面とレジン封止体との界面剥離（図3に示す9）が発生し半導体チップの特性変化、ボンディングワイヤ部の強度劣化、あるいは半導体レジン封止体のクラック（図3に示す10）などの故障を引き起こすなどの問題点があった。

【0005】この発明は上記の様な問題点を解消するためになされたもので、ダイパッドとレジン封止体との界面剥離に起因する半導体チップ特性劣化やレジン封止体自身の材料破壊を防止できる半導体装置を得ることを目的としている。

## 【0006】

【課題を解決するための手段】この発明に係る半導体装置は、半導体チップと、一端側が半導体チップと接続線で結線された複数のリード片と、一面側に半導体チップ

の載置接着面と凹凸表面とを有するダイパッドと、ダイパッドの他方面を露出させて半導体チップ及びリード片の一端側をダイパッドと封止固定するレジン封止体とで構成したものである。

## 【0007】

【作用】この発明における半導体装置のダイパッドは、裏面側を露出したことにより裏面側でのレジン封止体に対する作用応力がなくなる。また、凹凸状の面がレジン封止体との接合力を向上させ界面剥離を防止する。

## 10 【0008】

【実施例】実施例1. 以下、この発明の実施例1を図について説明する。図1はこの発明の実施例1における半導体装置を示す断面図である。図において、1、3ないし5は従来と同様であるためその説明は省略する。7は一面側に半導体チップ1の載置接着面7aと凹凸表面7cを有し他面側7bが露出面となるダイパッド、8はダイパッド7の他面側7bを露出させて半導体チップ1及びリード片4の一端側をダイパッド7と封止固定するレジン封止体である。

20 【0009】次に動作について説明する。ダイパッド7の他面側7bを全面露出することによりレジン封止体8とダイパッド7の他面側7bとの界面がなくなり、レジン封止体8の硬化収縮、熱収縮及び温度サイクル、高温保存等により発生する種々の応力で起きるレジン封止体8とダイパッドの裏面側における界面剥離を解消することができ同時にレジン封止体8のクラック発生も防止できる。また、ダイパッド7に設けられた凹凸表面7cによって当部位とレジン封止体8との接着面積が増加し発生応力に充分対応してダイパッド7とレジン封止体8間の界面剥離を防止することができる。

## 30 【0010】

【発明の効果】以上のように、この発明における半導体装置は、半導体チップと、一端側が半導体チップと接続線で結線された複数のリード片と、一面側に半導体チップの載置接着面と凹凸表面とを有するダイパッドと、ダイパッドの他面側を露出させて半導体チップ及びリード片の一端側をダイパッドと封止固定するレジン封止体とで構成したので、ダイパッドとレジン封止体との界面剥離に起因する半導体チップ特性劣化やレジン封止体自身の材料破壊を防止できる半導体装置が得られる効果がある。

## 【図面の簡単な説明】

【図1】この発明の実施例1における半導体装置を示す断面図である。

【図2】従来の半導体装置を示す断面図である。

【図3】従来の半導体装置における不良状態を示す断面図である。

## 【符号の説明】

1 半導体チップ

40 4 リード片

5 接続線

7 ダイパッド

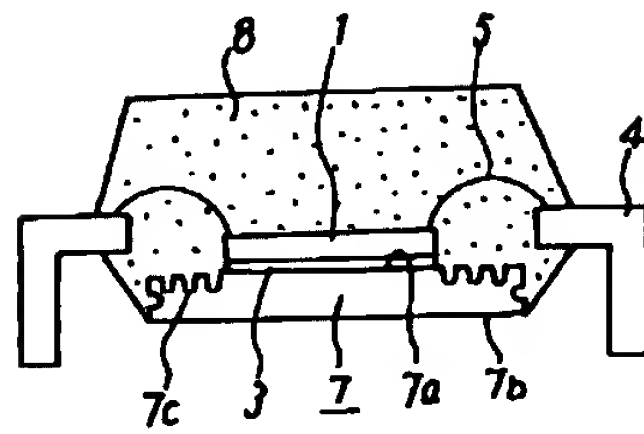
7a 載置接着面

7b 露出面(他面側)

7c 凹凸表面

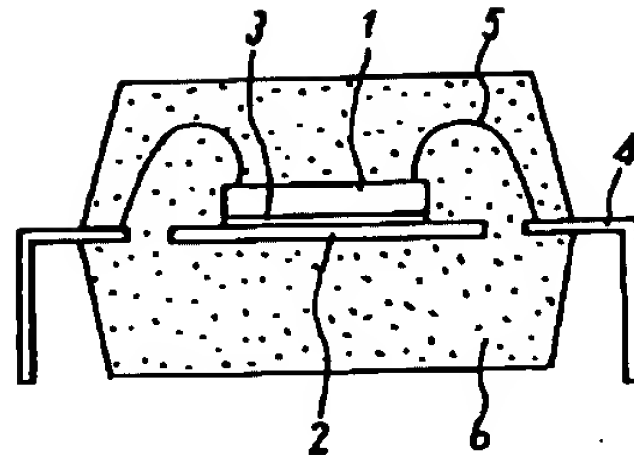
8 レジン封止体

【図1】



1: 半導体チップ  
 4: リード片  
 7: ダイパッド  
 7a: 載置接着面  
 7b: 露出面  
 7c: 凹凸表面  
 8: レジン封止体

【図2】



【図3】

